

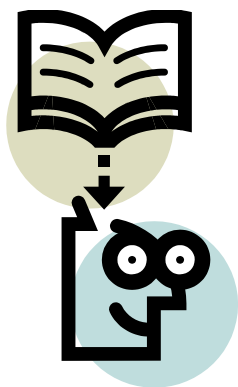
FPGA SDR 实验

CIC 插值滤波器

中国传媒大学 数字化工程中心 杜伟韬
duweitao@cuc.edu.cn

本实验目标

- 理解CIC滤波器的算法原理和电路结构
- 理解多速率电路的时钟方案
- 实践音频信号的高倍率插值调试方法

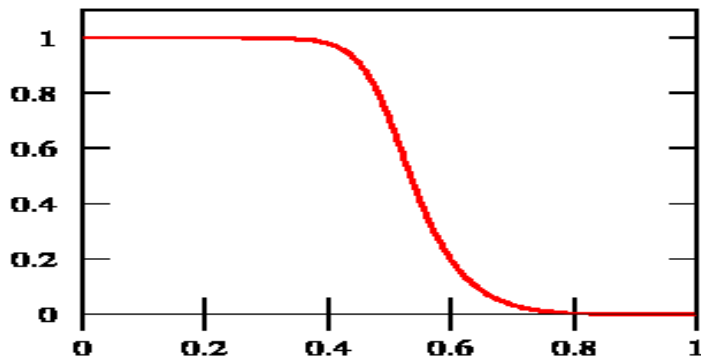


背景知识

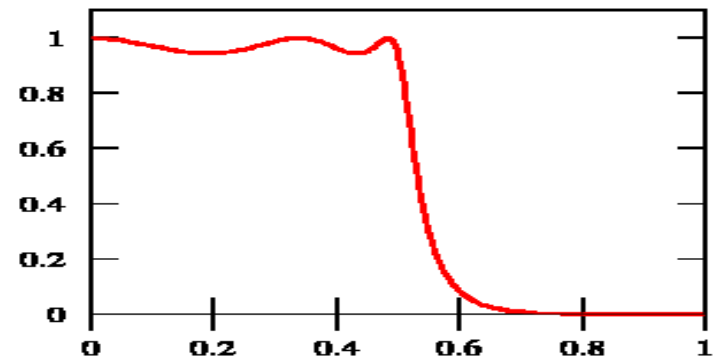
插值滤波器的用途

- 模拟滤波器的设计挑战：通带、阻带、过渡带、纹波
- 如何能够实现“砖墙”滤波器
- 中短波信号合成和发烧音响的技术路线

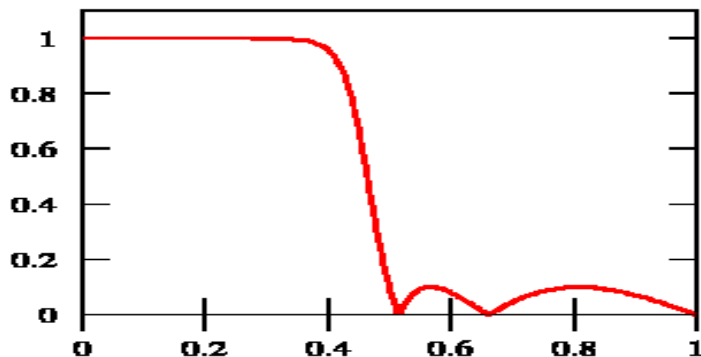
Butterworth



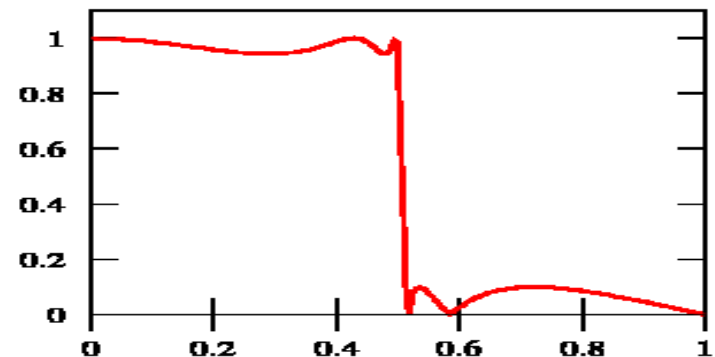
Chebyshev type 1



Chebyshev type 2



Elliptic



CIC滤波器的数学原理

- 诺贝尔等效原理

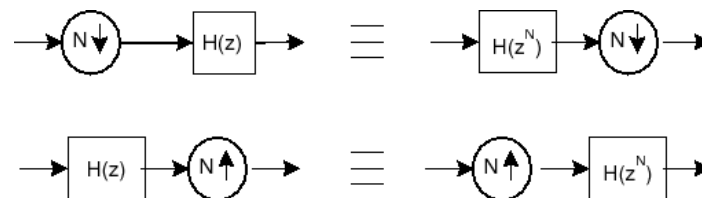


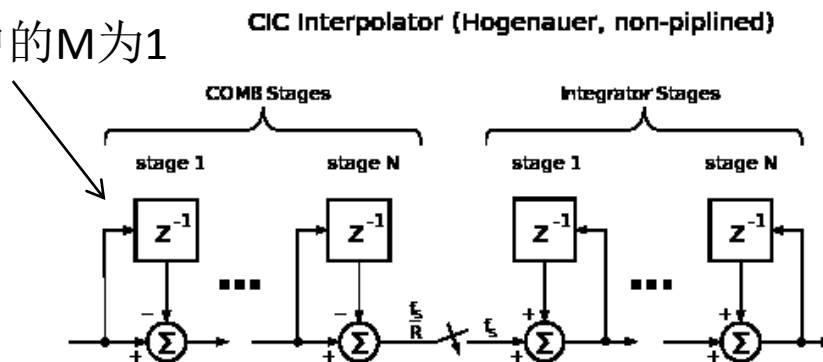
Figure 22.3: Multirate noble identities

- CIC插值滤波器的零极点分析

$$H(z) = \left[\sum_{k=0}^{RM-1} z^{-k} \right]^N$$

$$= \left(\frac{1 - z^{-RM}}{1 - z^{-1}} \right)^N$$

图中的M为1



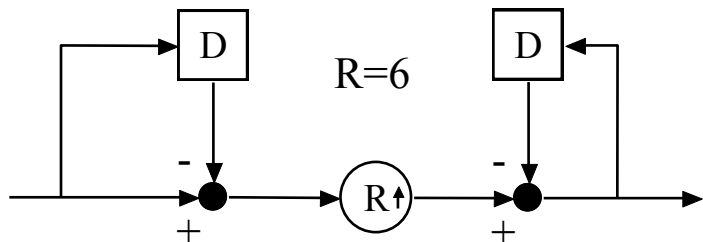
R = decimation or interpolation ratio

M = number of samples per stage (usually 1 but sometimes 2)

N = number of stages in filter

$$\frac{1 - Z^{-R}}{1 - Z^{-1}} = \frac{Z^{-R}(Z^R - 1)}{Z(Z - 1)} = \frac{1}{Z^{R-1}} * \frac{Z^R - 1}{Z - 1}$$

一级 CIC插值滤波器的零极点分析



$$\frac{1 - Z^{-R}}{1 - Z^{-1}} = \frac{Z^{-R}(Z^R - 1)}{Z(Z - 1)} = \frac{1}{Z^{R-1}} * \frac{Z^R - 1}{Z - 1} \quad \text{代入 } R=6 \text{ 则}$$

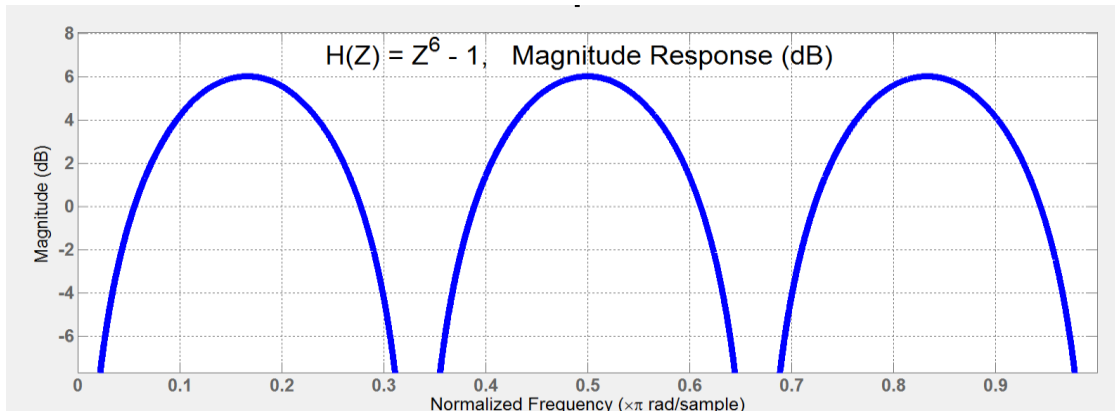
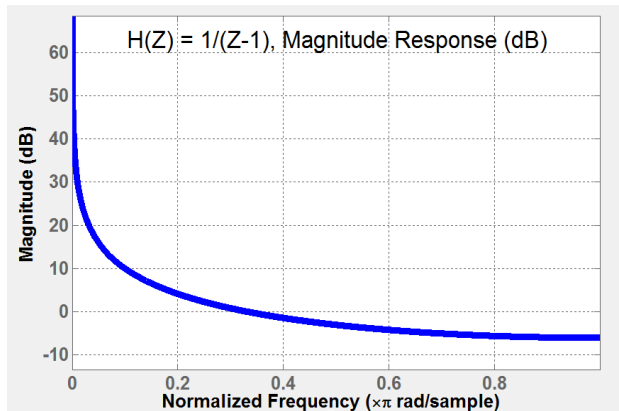
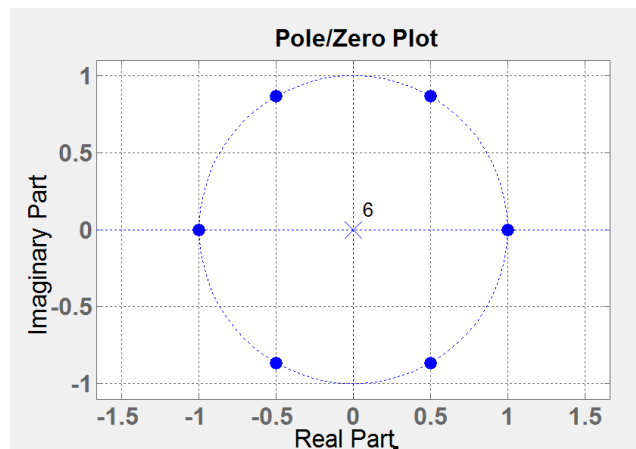
$$\frac{1}{Z^5} * \frac{Z^6 - 1}{Z - 1} = \frac{Z^5 + Z^4 + Z^3 + Z^2 + Z^1 + 1}{Z^5}$$

方程 $Z^6 - 1 = 0$ 有6个复数根，等分在单位圆周上

系统函数 $\frac{1}{Z^5} * \frac{Z^6 - 1}{Z - 1}$ ，最终有5个重复的极点 $Z=0$

5个不同的零点，即： $Z^6 - 1 = 0$ 除了 $Z=1$ 之外的5个根

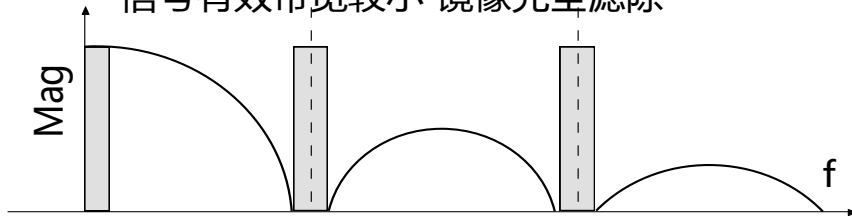
注意：此处图中的归一化频率，
对应插值之后的采样率



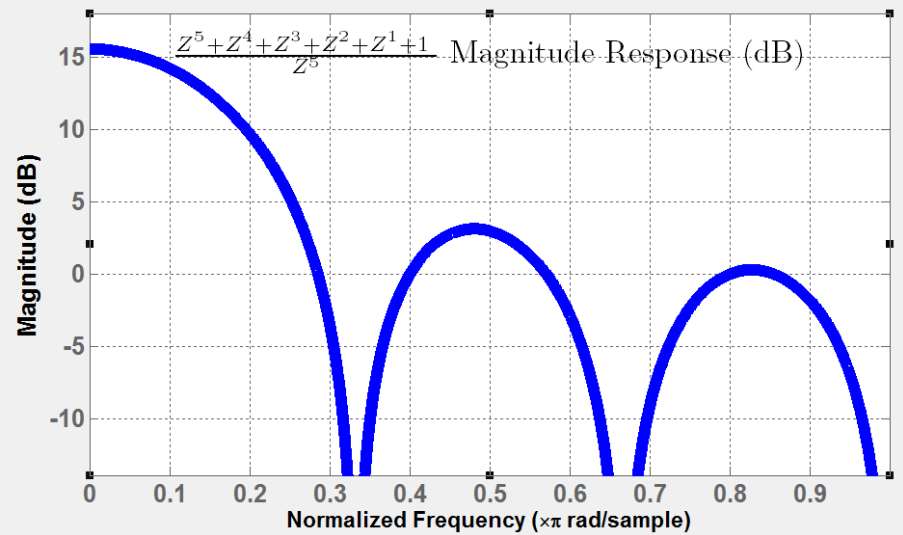
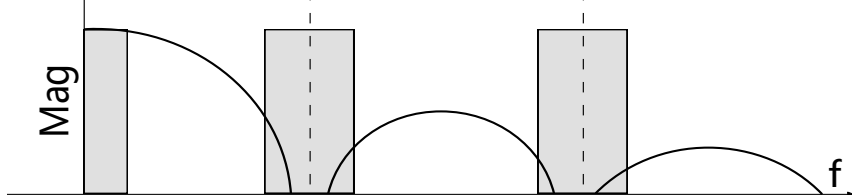
1级6倍插值CIC滤波器最终频响

- 梳状滤波器C和积分器I级联之后。
- 得到如右图所示频响
- 每个插值镜像频率的位置上对应了一个零点
- CIC结构可以有效的抑制插值镜像
- 但是要求信号的有效带宽不能太大
- 否则会被旁瓣保留残余频率成分

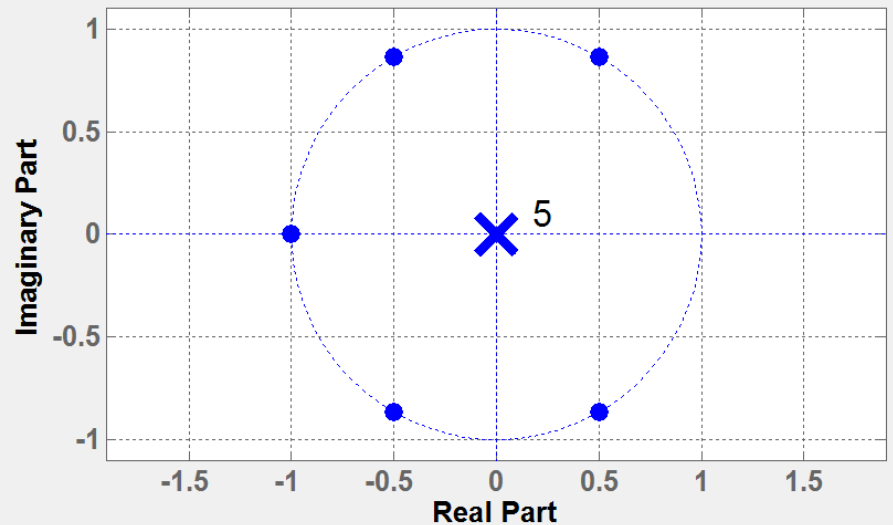
信号有效带宽较小 镜像完全滤除



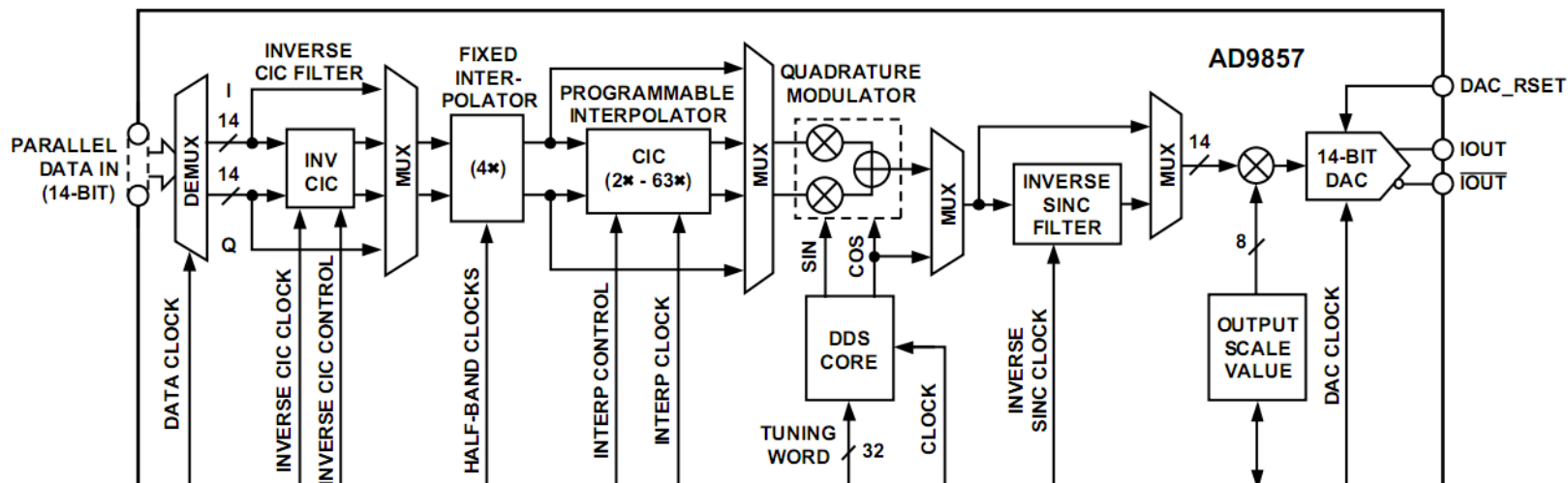
信号有效带宽较大 镜像部分残留



Pole/Zero Plot

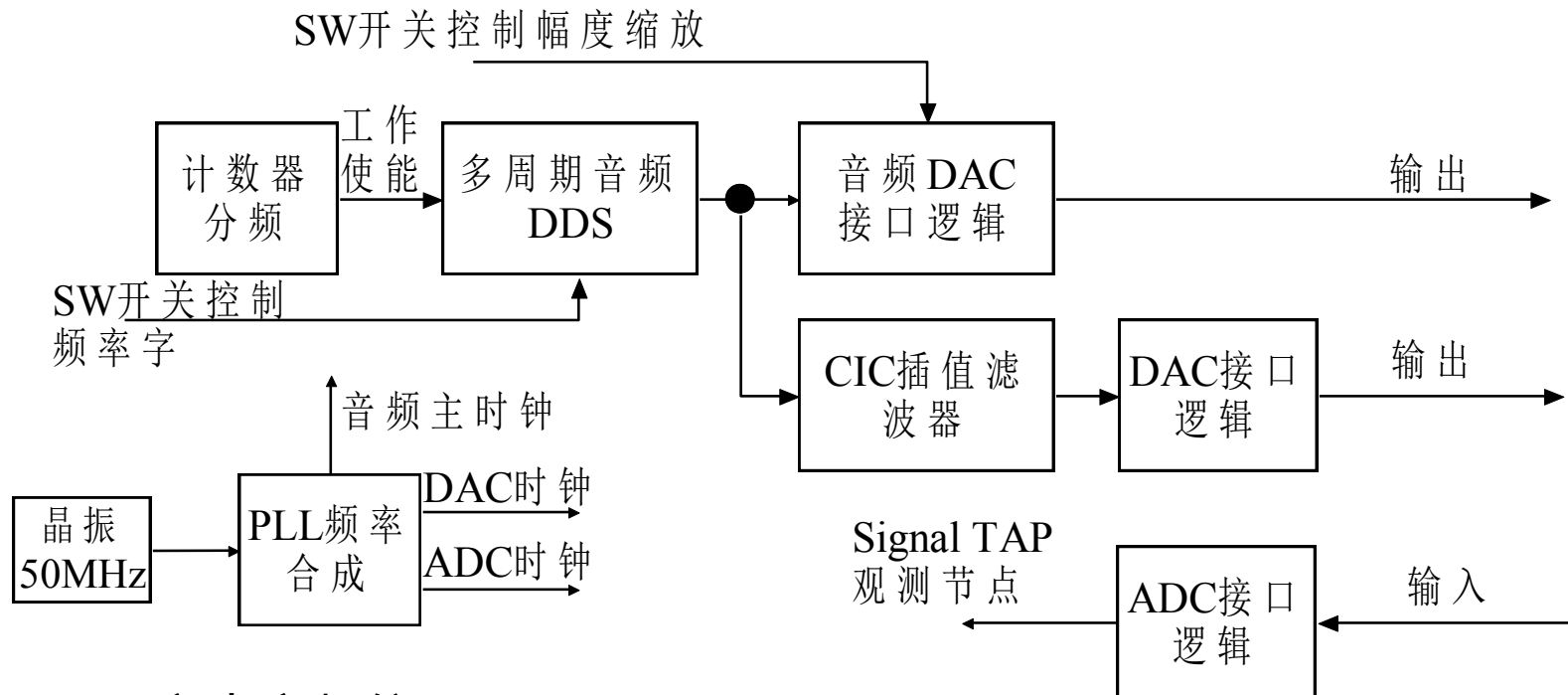


CIC插值滤波器的应用案例



- 上图为AD9857数字上变频器的框图
- 为补偿CIC的带内衰落，先进行逆CIC滤波
- 然后进行4倍固定的插值（FIR结构）
- 然后进行2-63倍可选的CIC插值
- 最后还有一个SINC补偿滤波器（用于补偿DAC的阶梯方波造成的衰落）

本实验的电路结构



- 用DDS产生音频信号
 - 直接用音频DAC输出该音频信号，用于监听
 - 用CIC滤波器插值到中频DAC的采样率
- 用中频ADC 对中频信号采样
 - 用SignalTAP观察采样后的信号数据
 - 导出SignalTAP数据到Maltab，观察频谱

本实验的时钟方案

- 由50MHz晶振产生以下时钟
 - 24.567MHz (近似) 的音频主时钟。
 - (24.567 * 4) MHz (近似) 的DAC时钟。
 - (24.567 / 2) MHz (近似) 的ADC时钟。
- 实际的FPGA PLL精度有限
 - 右图是实际产生的时钟倍频、分频因子
 - 注意各个输出时钟的倍频关系
 - 理论上音频的采样率为48kHz
 - 用计数器分频产生的使能信号
 - 实际音频采样率为音频主时钟频率的1/512
- 因此使用2048倍CIC插值滤波器可以将音频采样率插值到DAC的采样率

inclk0

inclk0 frequency: 50.000 MHz
Operation Mode: Normal

Clk	Ratio	Ph (dg)	DC (%)
c0	169/352	0.00	50.00
c1	169/88	0.00	50.00
c2	169/704	0.00	50.00

inst9

Cyclone III

c0
c1
c2

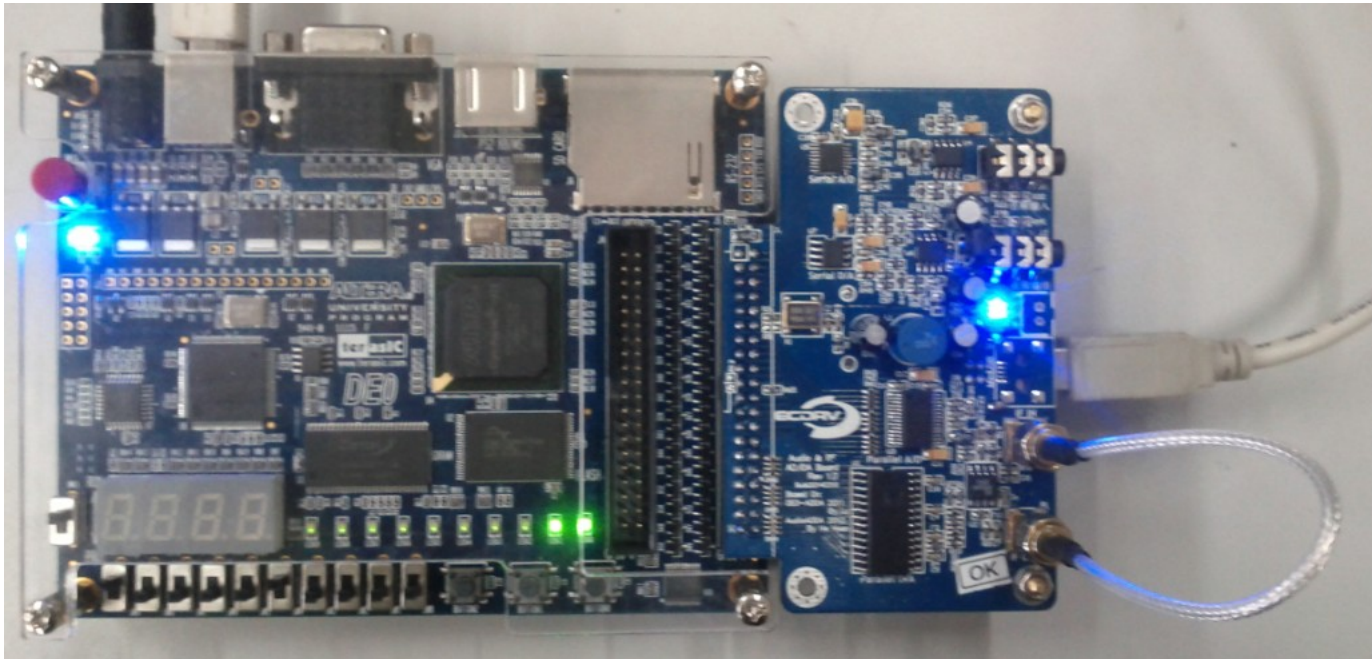


上机操作

本实验需要使用
DE0外扩子卡

2014年份致谢：2013级硕士生何欢同学

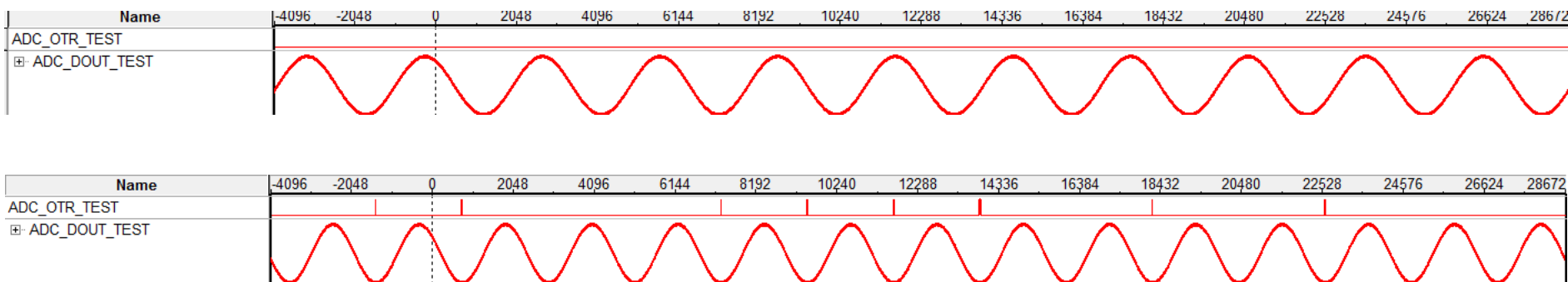
用SMA同轴电缆连接ADC和DAC



- 拧线的时候要小心，不要扭坏接头

下载实验的工程sof文件

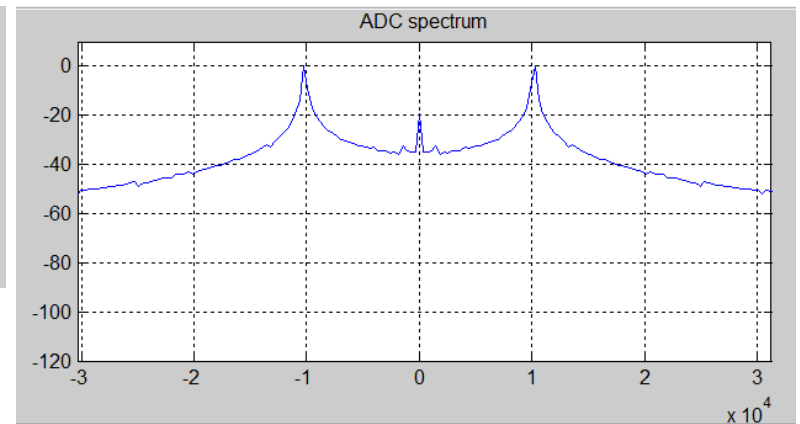
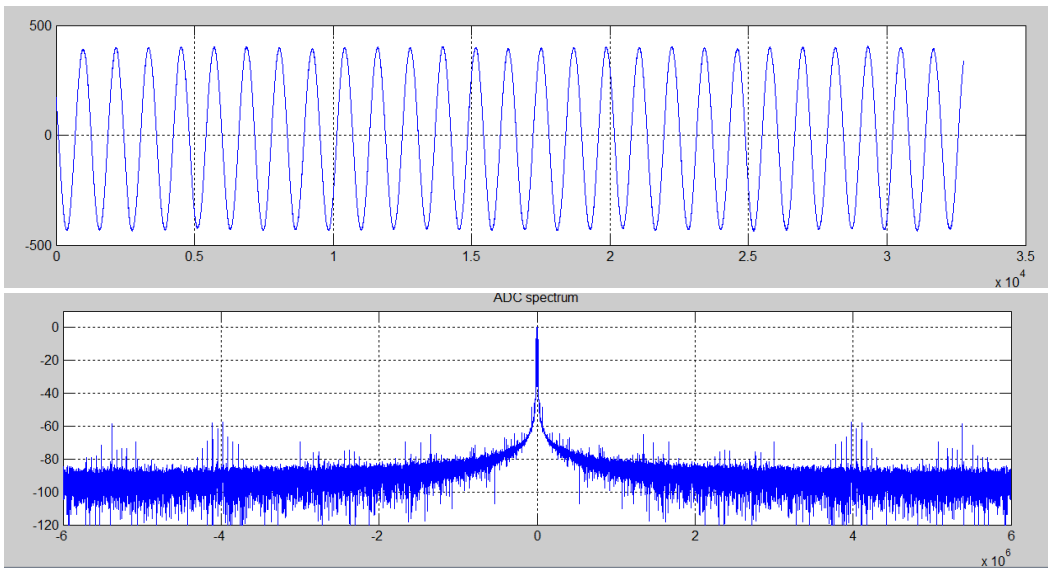
- 拨动控制DAC幅度和DDS频率的开关
- 在signaltap中观察ADC的输出信号
- 注意观察ADC的溢出信号OTR和ADC输出数据波形频率的对应关系



- 注意观察一下CIC模块的输出字长及其和DAC数据的对应关系
- 注意CIC滤波器的频响，其带内是有衰落的

观察ADC的数据频谱

- 在ADC不溢出的前提下
- 用signalTAP抓数据波形
- 用Matlab分析ADC的数据时域波形和频谱
- 思考一个老问题，DAC直接连接到ADC，这符合奈奎斯特的理论么？
- 由于插值倍数过高，一定要水平缩放频谱才能观察到2个谱峰



学生实验

- 修改代码完成以下任务
- 把音频DDS的rom改成16比特，经过插值之后再由DAC输出
- 不要忘记缩放DAC的输出缩放
- 设置各种频率的单音信号，在音频DAC的输出端口，用声卡监测信号频率。
- 用ADC采集DAC输出的波形
- 把数据导入到Matlab
 - 观察时域波形和频谱
 - 确认你生成的信号正确