

FPGA 实验

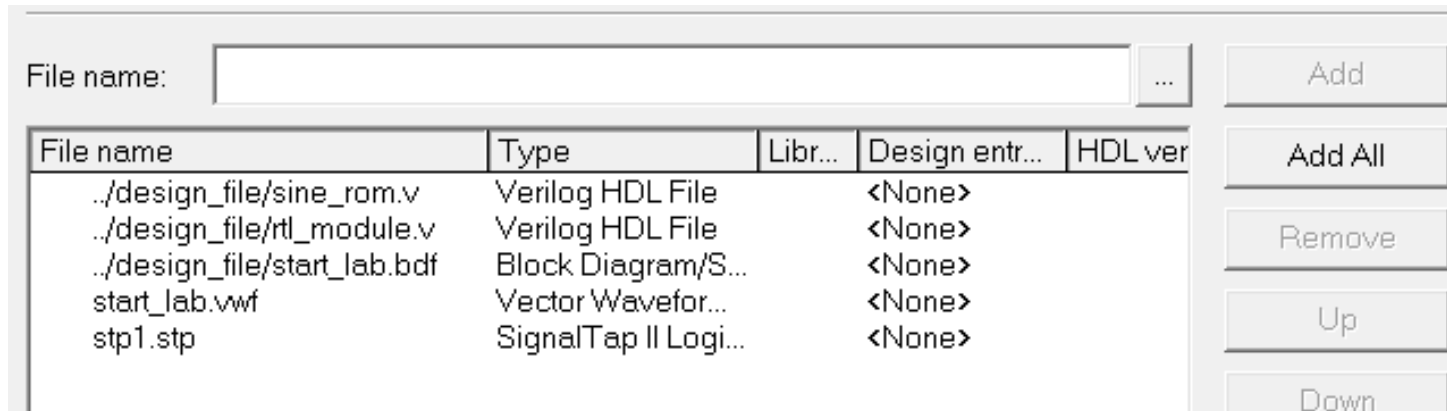
计数器、ROM和DDS

中国传媒大学 数字化工程中心 杜伟韬
duweitao@cuc.edu.cn

本实验设计目标

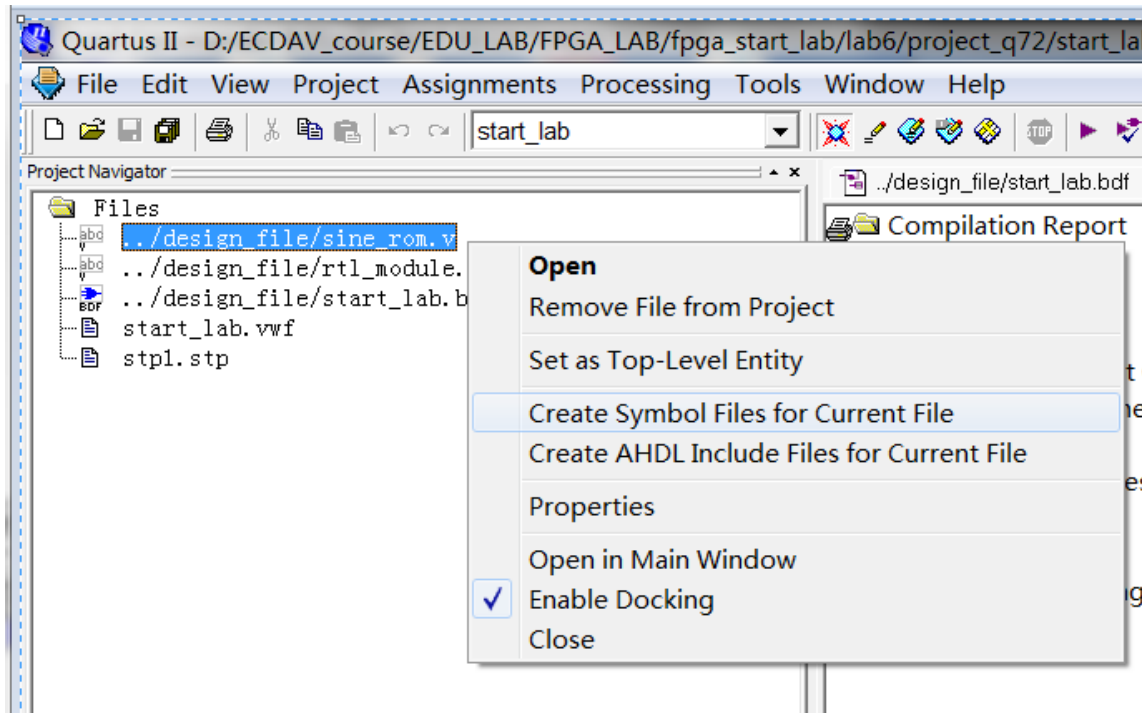
- 认识ROM
- 用计数器生成地址、读取ROM数据
- 用SignalTAP观察ROM的输出波形
- 理解二进制补码和无符号数
- 修改计数增量值，观察波形变化，思考输出频率和计数器增量值的关系。

新建项目 顶层是BDF文件



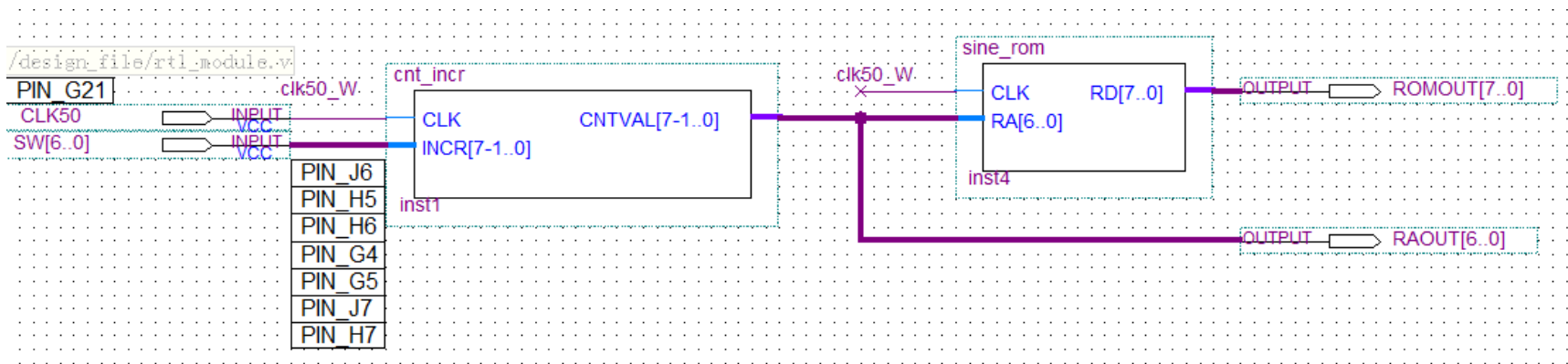
- 包含Verilog文件 `rtl_module.v`
 - 该文件中包含要例化的子模块的原型代码
- 添加项目文件 `sine_rom.v`
 - 该文件包含正弦波表数据ROM的原型代码
 - 该ROM中数据为一个整周期正弦波128点采样，每个样点采用8比特量化，数据范围(-1,1)，二进制补码格式

为代码文件创建符号(symbol)



- 该过程生成代码文件对应的符号模块
- 可以在BDF文件中调用
- 别忘了，正弦波表rom文件，也要为其生成symbol

拼接模块，指定管脚

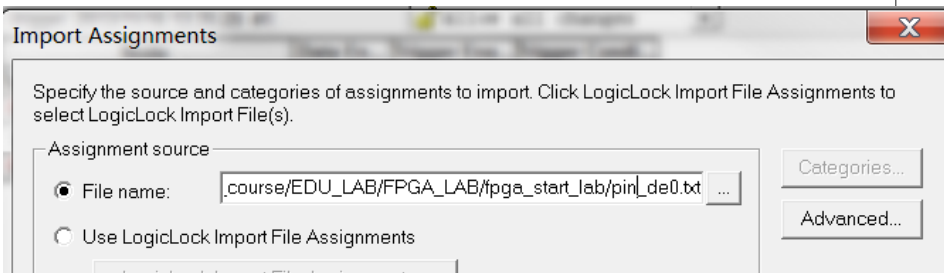
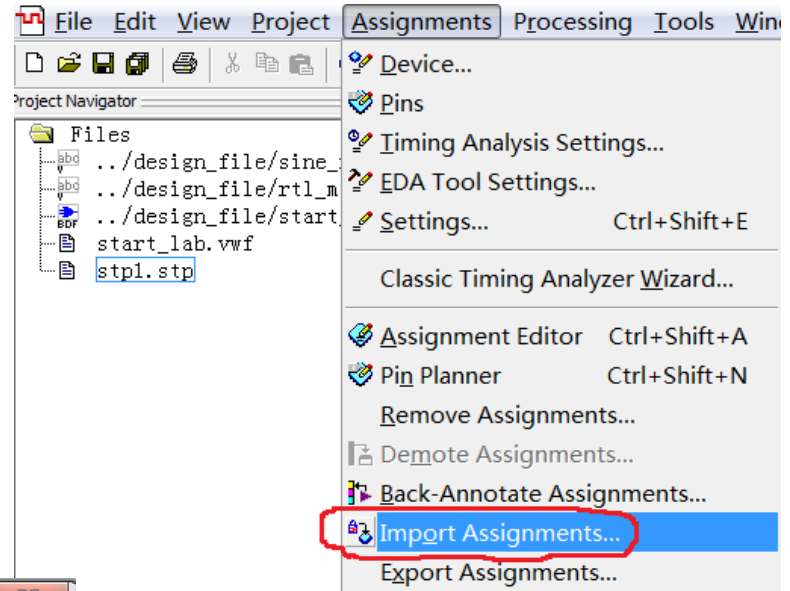


- 图中的管脚配置对应Terasic DE0开发板
- 注意添加探测节点，ROMOUT和RAOUT，这两个输出信号不用指派管脚，仅用作调试观测节点。
- 本次使用的计数器是带有计数增量输入接口
- 当计数到最大值时，计数器会向0回绕，重新累加计数，例如:若计数位宽为3比特、增量为2，则最大计数值为7，计数过程为，0,2,4,6,1,3,5,7,2,4,6,1,3,5,7，.....
- 计数增量信号从比特6—比特0，指派到拨码开关的第6位—第0位

用文本的方式指派管脚

```
to, location
# 50 MHz clock input
CLOCK_50 , PIN_G21
CLOCK_50_2 , PIN_B12

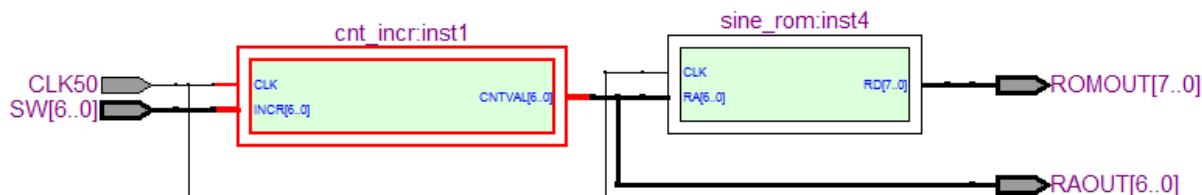
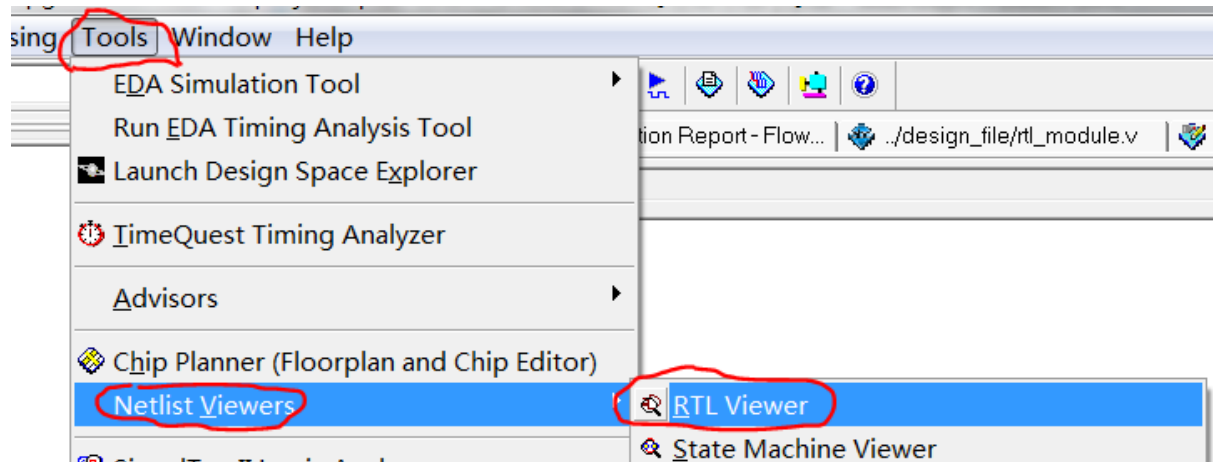
# Slide Switch[0] to Slide Switch[9]
SW[0] , PIN_J6
SW[1] , PIN_H5
SW[2] , PIN_H6
SW[3] , PIN_G4
SW[4] , PIN_G5
SW[5] , PIN_J7
SW[6] , PIN_H7
SW[7] , PIN_E3
SW[8] , PIN_E4
SW[9] , PIN_D2
```



本方法能够重用管脚指派的工作，极大的改善生活质量

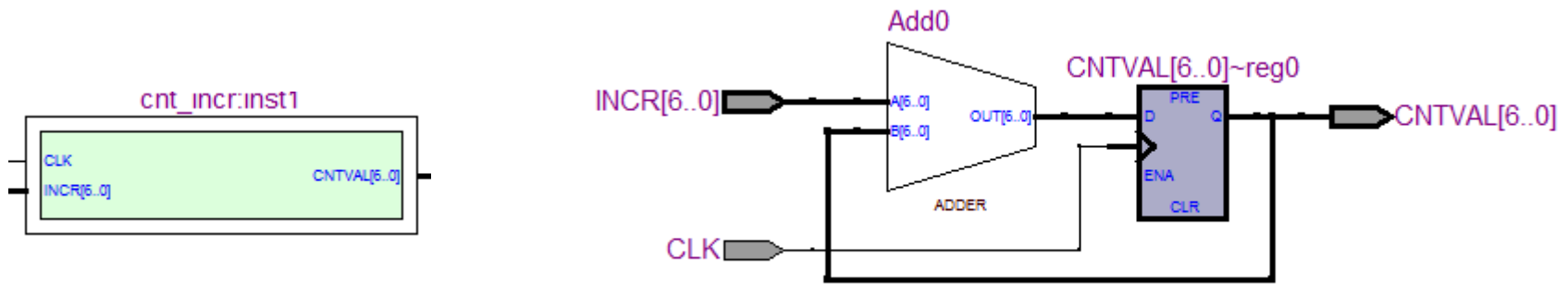
- 新建一个文本文件，例如 pin_de0.txt，内容的第一行是to, location 然后下面内容就是输出信号名称和管脚位置对应关系
- 通过Import assignments来把该文本文件导入

Analysis and Synthesis 观察RTL视图



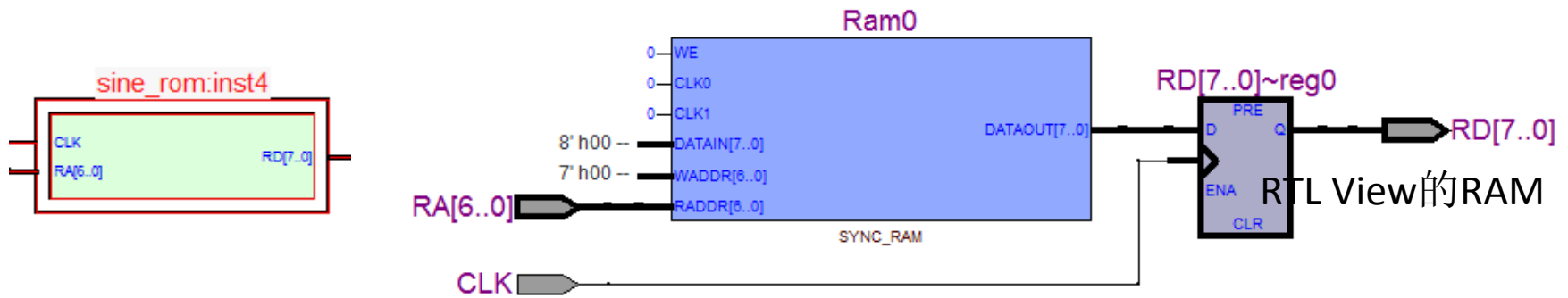
- 先进行部分编译 
- 然后观察RTL视图
- 双击RTL模块可以观察其内部的子模块结构

观察计数器模块内部电路结构



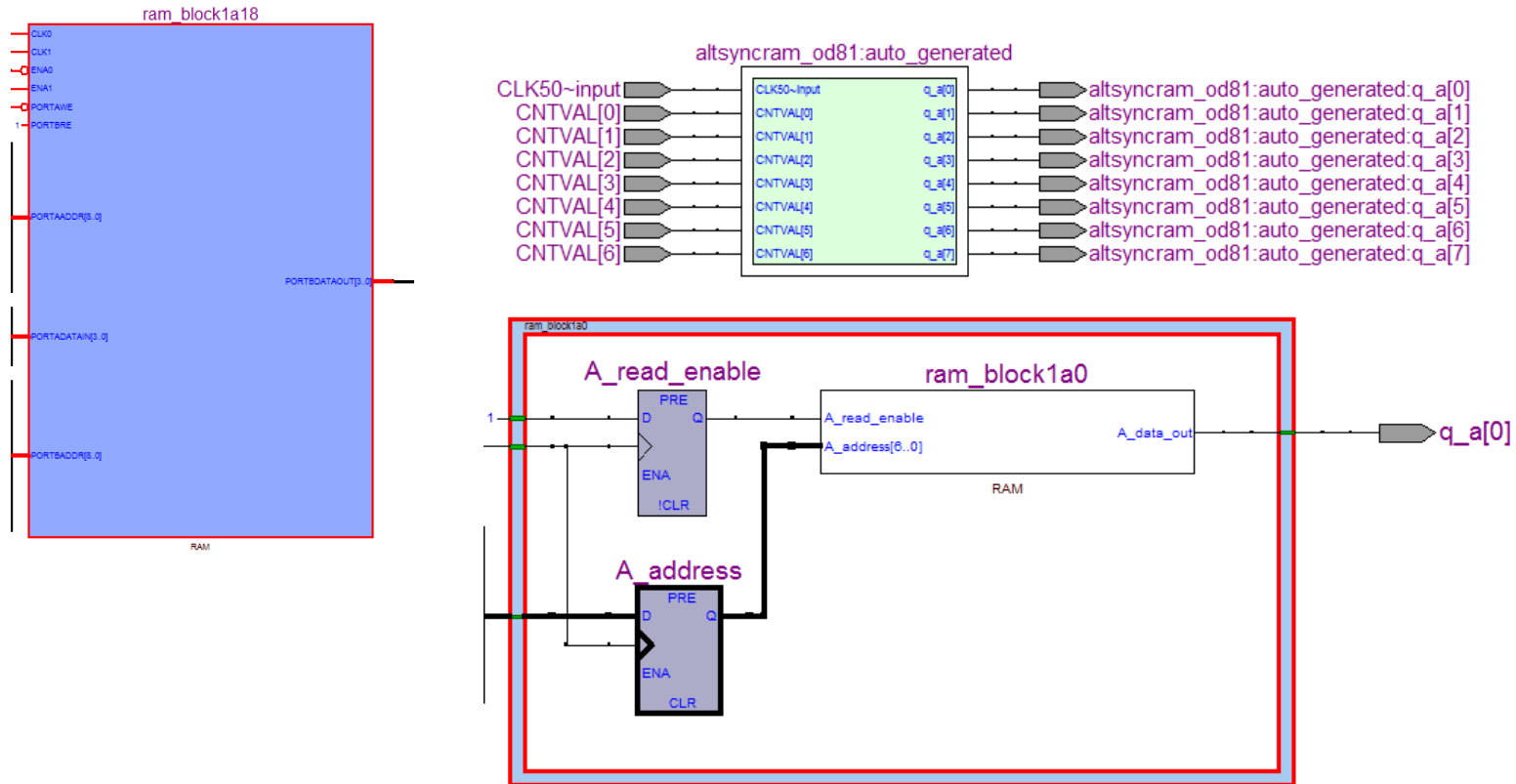
- 确认电路结构的正确性
- 注意观察加法器的输入、输出信号位宽
- 思考，如果加法器溢出了，输出结果会怎样，请在后续的实验中确认这一点

观察ROM内部电路结构



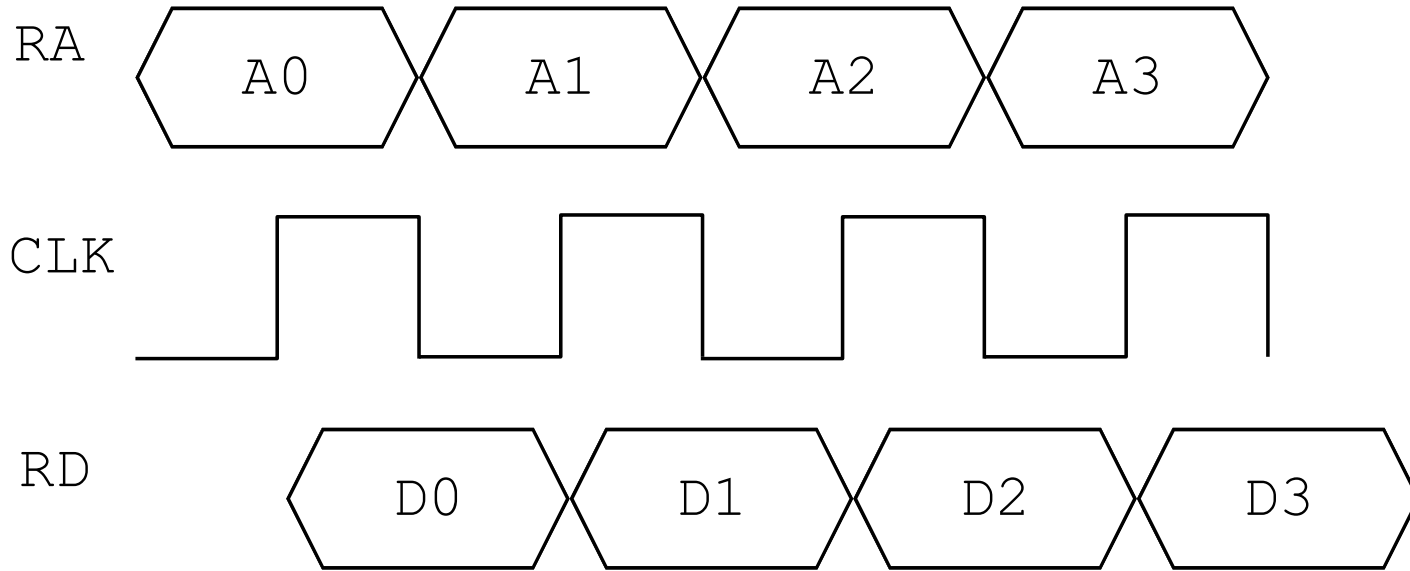
- 注意观察，这个ROM实际是使用SYNC_RAM来实现的，这是一种能够初始化的同步RAM。
- 再观察RAM的输入接口，除了读地址信号有效之外，其写使能信号、时钟等信号被置0
- 另外RAM的后级接了一个D触发器
- 注意：RTLview仅仅是一种“等效时序”概念上的结构，不是真正结构。

观察 Tech Map View , 找出其中的RAM



- Tech Map View 中是真正使用的资源
- 注意其中的RAM输出是不带D触发器的
- 反而是输入地址上带有D触发器。
- 注意理解“时序等效”的电路结构，这一要点

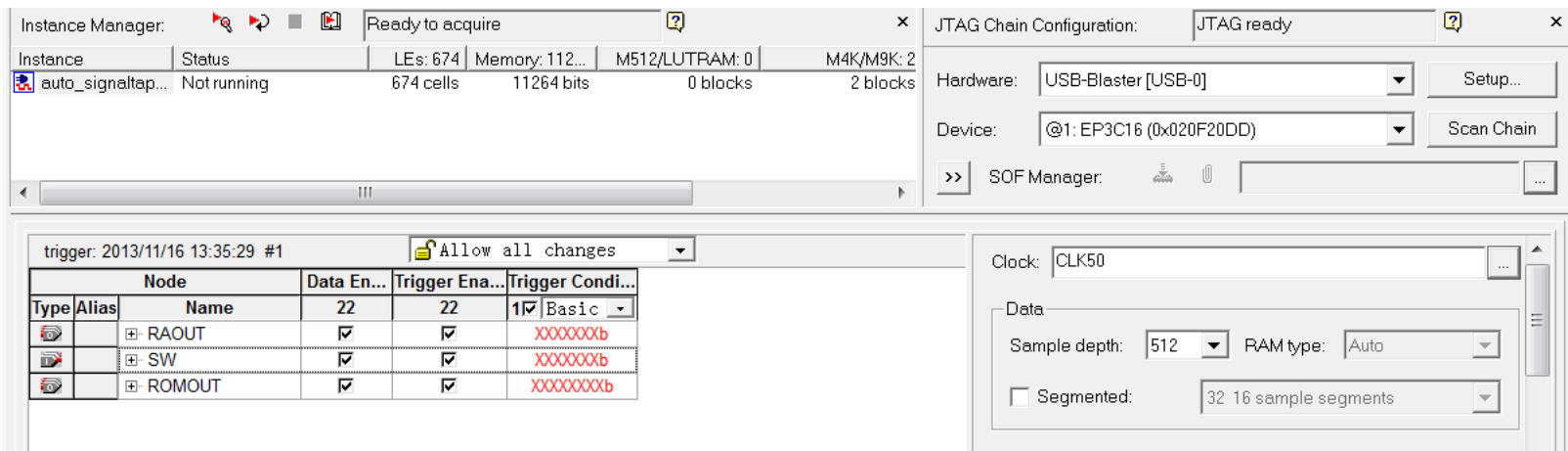
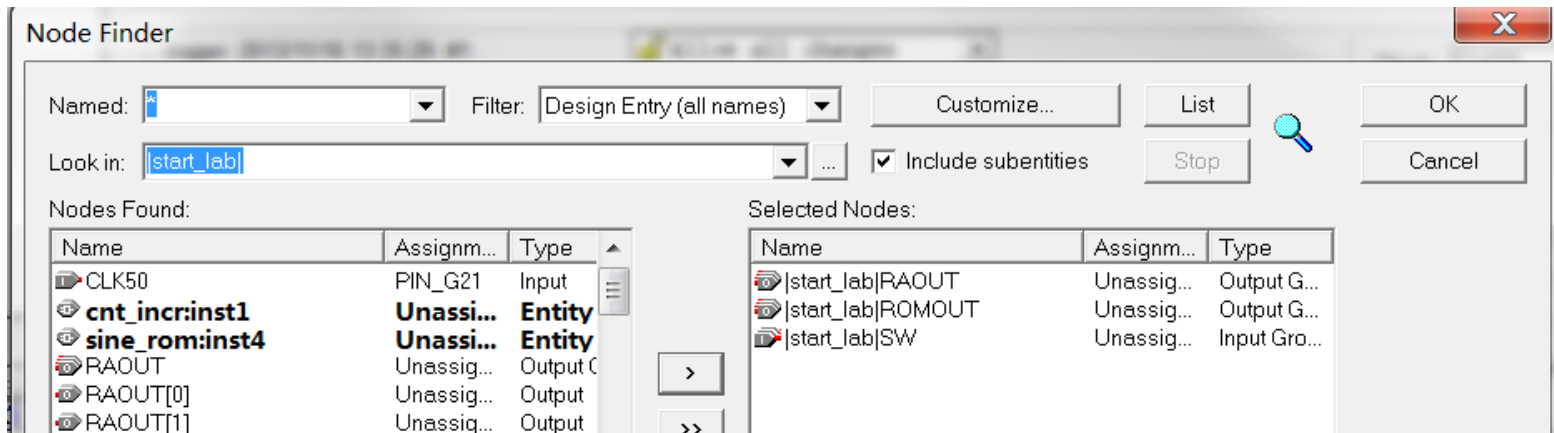
同步ROM的时序图



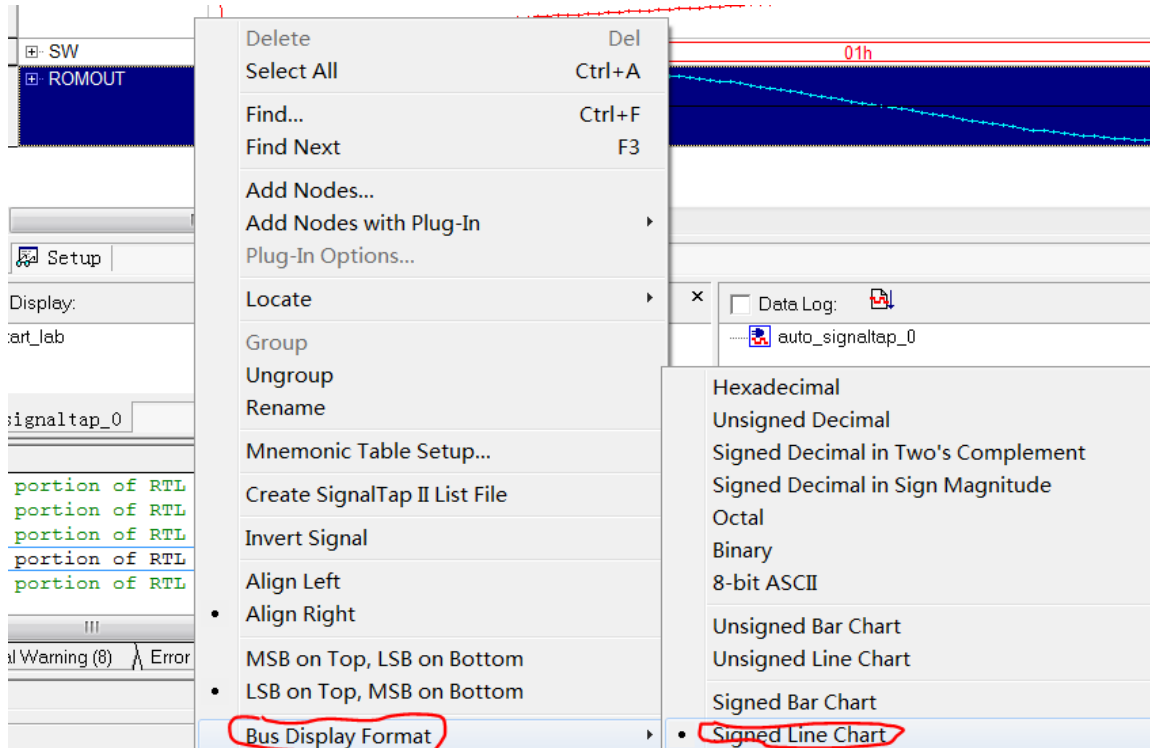
- 所谓“同步ROM”是指带有时钟输入的ROM
- 输入的地址被当前CLK的上升沿锁存
- 上升沿过后，输出对应地址的数据。

添加SignalTAP观测点

- 添加节点之前先Synthesis一次，



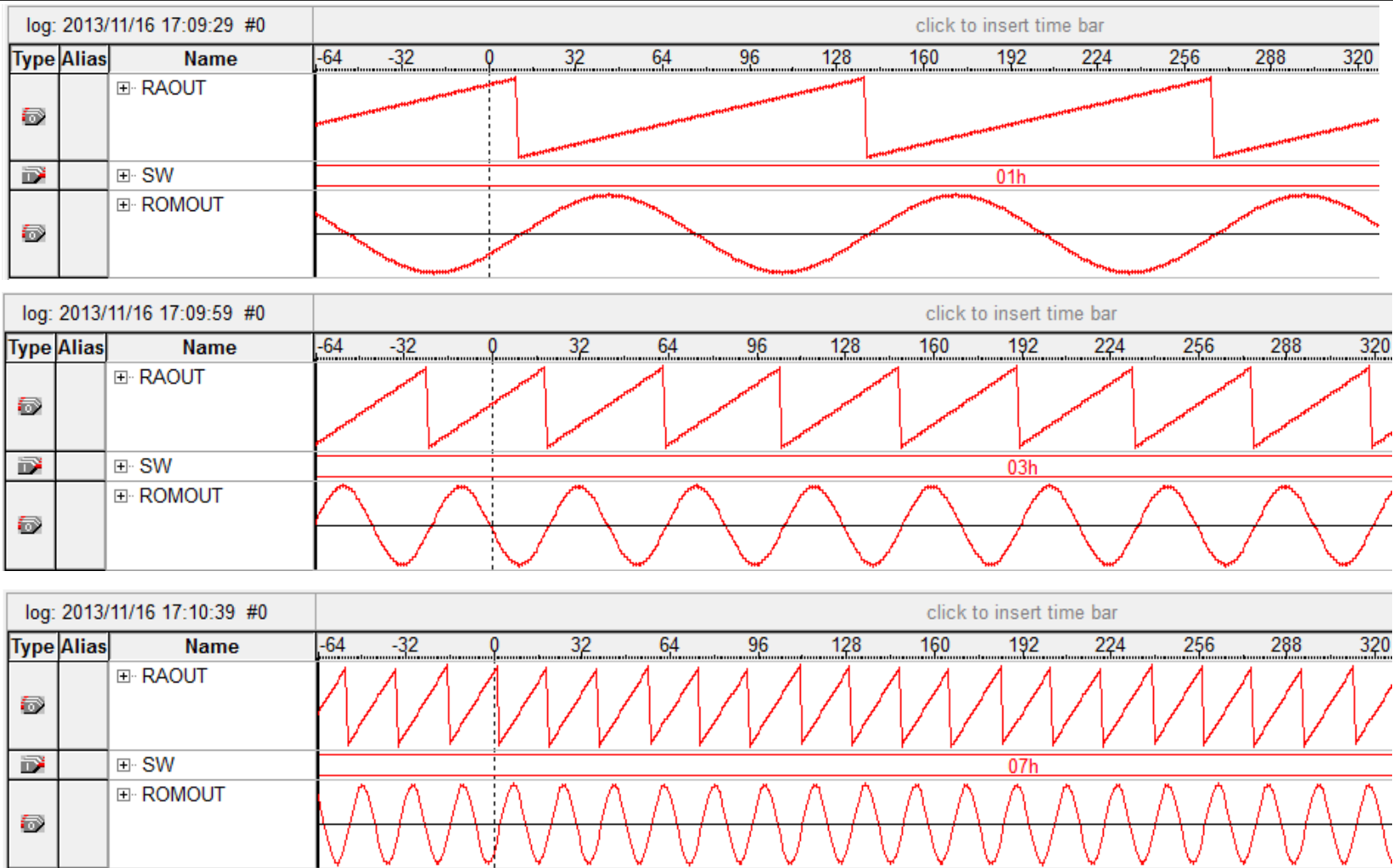
编译下载电路观察现象



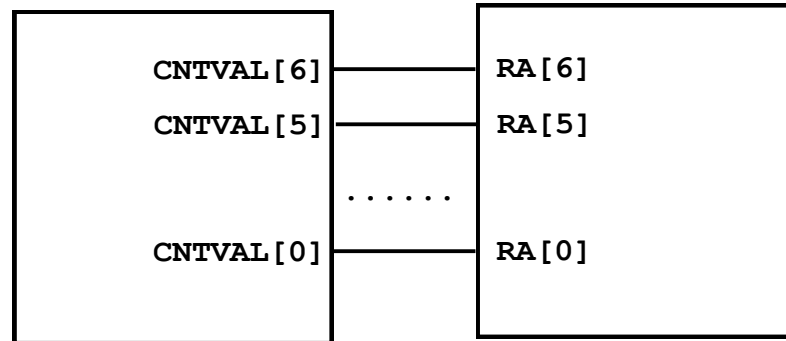
- 拨动SW6到SW0开关，观察SignalTAP的信号。
- 使用Signed Line Chart格式观察ROM的输出数据
- 使用Unsigned Line Chart格式观察ROM的地址

- 思考，为什么要用不同的格式来观察数据和地址？

观察不同的计数增量值对应的波形

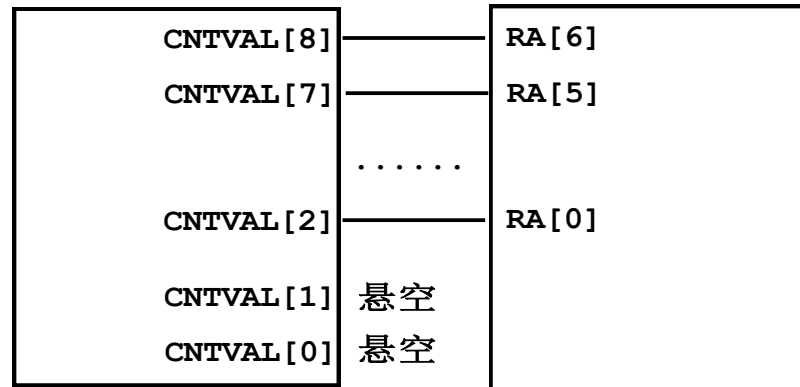


学生实验 1



- 电路的工作时钟是 $f_{\text{sys}} = 50\text{MHz}$, 拨动开关, 观察不同频率的正弦波
 - 参考设计中, 计数器和ROM地址都是7比特, 连接关系如上图所示
 - 根据理论分析和实验结果, 回答以下问题
 - 请回答, 你能得到的正弦波频率和计数器增量值的对应关系是什么?
 - 设输出正弦波频率为 f_1 , 电路系统时钟为 f_{sys} , 计数器步进增量为 CNT
 - 请给出 f_1 和 f_{sys} 以及 CNT 关系的数学表达式
 - 请回答, 你能得到的最低频率的正弦波是多少?

学生实验 2



- 时钟频率保持 $f_{sys} = 50\text{MHz}$ 不变，
 - 修改电路，把计数器的计数值和输入的计数增量信号都改为9比特，计数值的高7位连接ROM的地址线，低2位悬空。如上图所示。
 - 把9比特的计数器增量输入信号连接到9个拨码开关上
 - 根据理论分析和实验结果，回答以下问题
 - 请回答，你能得到的正弦波频率和计数器增量值的对应关系是什么？
 - 设输出正弦波频率为 f_1 ，电路系统时钟为 f_{sys} ，计数器步进增量为 CNT
 - 请给出 f_1 和 f_{sys} 以及 CNT 关系的数学表达式
 - 请回答，在这种连接方式下，你能得到的最低频率的正弦波是多少？