

可综合 RTL Testbench

杜伟韬 duweitao@cuc.edu.cn

广播电视数字化工程中心

中国传媒大学

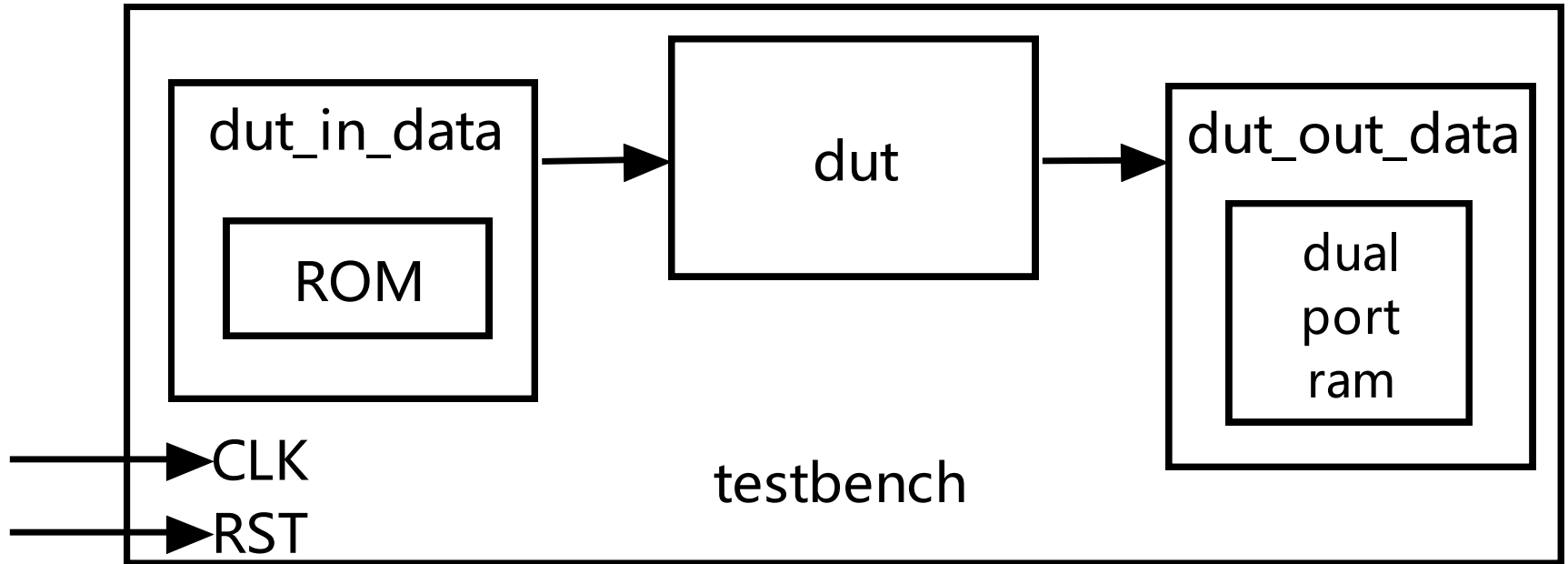
内 容

- 设计需求
- 电路结构
- 接口时序
- 数据自动生成
- 仿真数据导出
- 电路板数据采集、导出
- Matlab 数据导入
- 数据分析

设计需求

- 设计一个可综合的Testbench电路
 - 可由Matlab自动生成数据信号
 - 能够以不同速率播出数据信号
 - 可以从ModelSim导出结果数据至Matlab
 - 可以从电路板中导出数据至Matlab

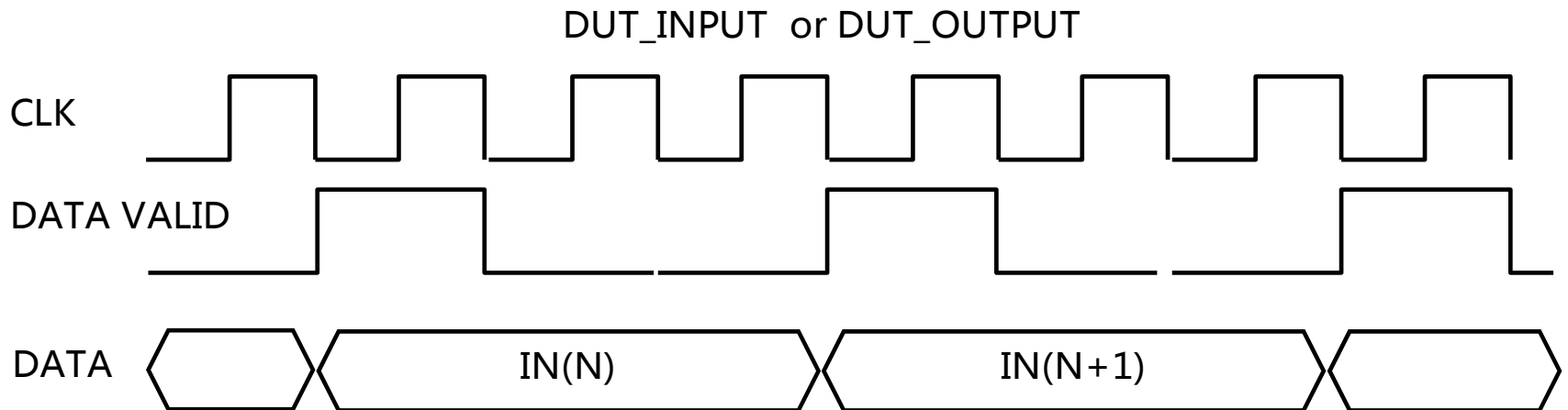
电路结构



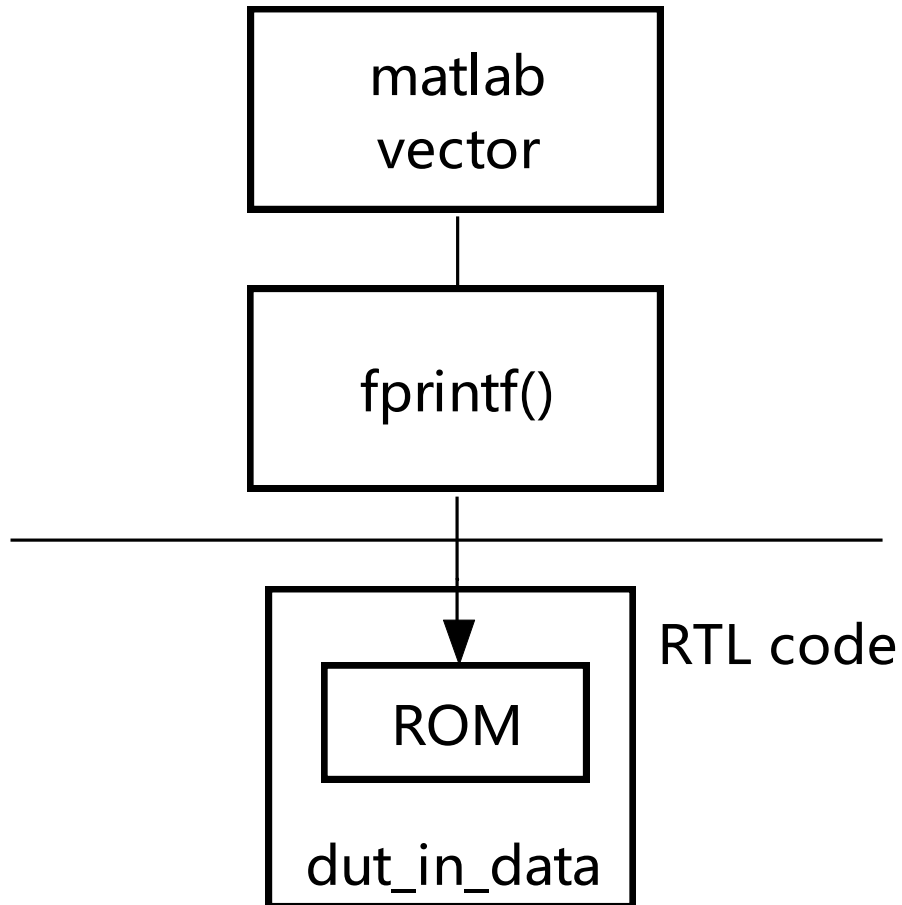
- 数据生成模块由两级计数器构成
- 数据输出模块由一级带使能的计数器构成

接口时序

- DUT的输入数据和输出数据均由使能信号驱动
- DUT输入数据的速率通过Verilog参数配置



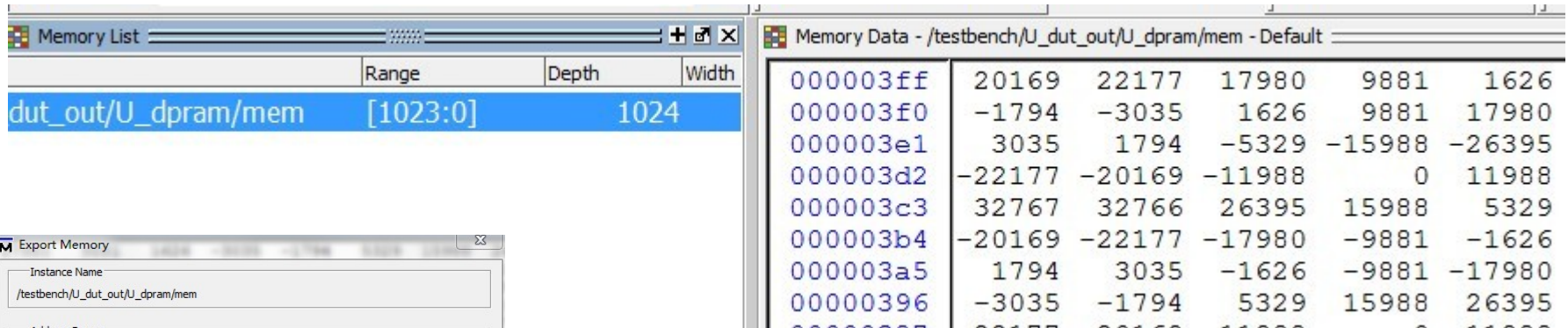
数据自动生成



- 使用Matlab的文本打印功能
- 将matlab中的数据矢量，按照生成ROM模块的verilog语法格式打印
- 生成一个ROM的module代码

ModelSim 环境下 仿真数据导出

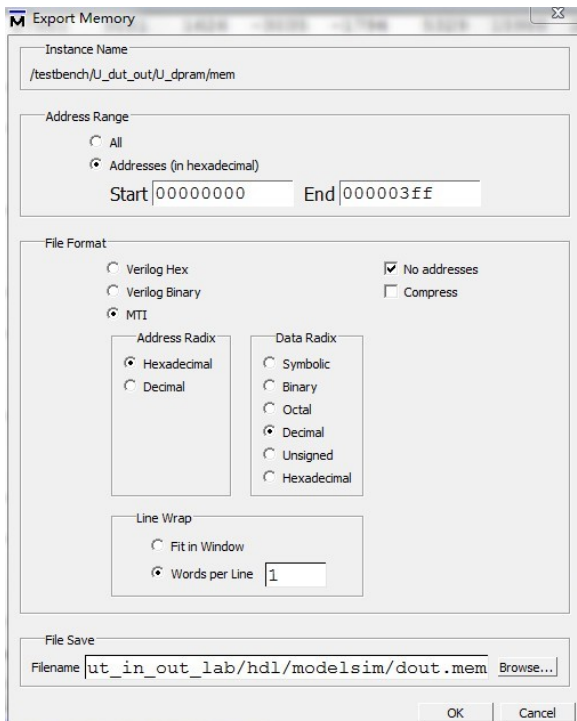
- ModelSim > View > Memory List



The screenshot shows two windows from the ModelSim interface. The 'Memory List' window on the left displays a table with columns for Range, Depth, and Width. The entry 'dut_out/U_dpram/mem' is selected, showing a range of [1023:0] and a depth of 1024. The 'Memory Data' window on the right shows a hex dump of memory data for the same location, with addresses ranging from 000003ff down to 00000396. Each address is followed by a 6-column hex value.

Range	Depth	Width
dut_out/U_dpram/mem	[1023:0]	1024

Address	Value
000003ff	20169 22177 17980 9881 1626
000003f0	-1794 -3035 1626 9881 17980
000003e1	3035 1794 -5329 -15988 -26395
000003d2	-22177 -20169 -11988 0 11988
000003c3	32767 32766 26395 15988 5329
000003b4	-20169 -22177 -17980 -9881 -1626
000003a5	1794 3035 -1626 -9881 -17980
00000396	-3035 -1794 5329 15988 26395



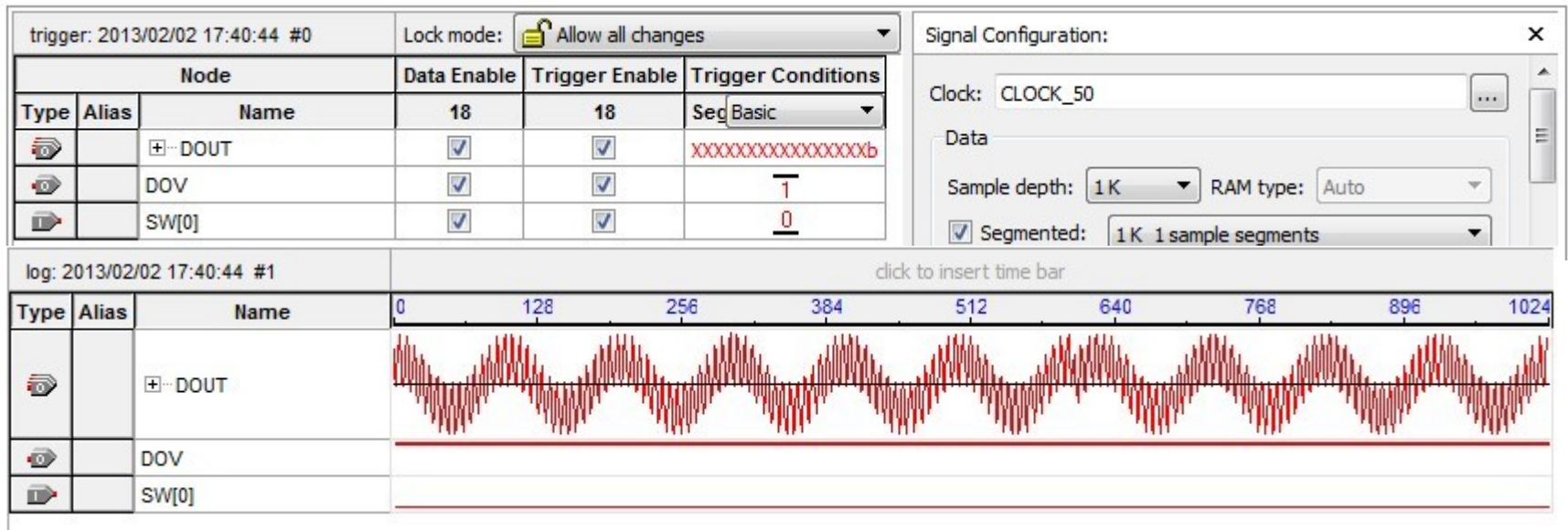
The 'Export Memory' dialog box is shown with the following settings:

- Instance Name: /testbench/U_dut_out/U_dpram/mem
- Address Range: ☒ Addresses (in hexadecimal), Start: 00000000, End: 000003ff
- File Format: ☒ MTI, ☒ No addresses, ☐ Compress
- Address Radix: ☒ Hexadecimal, ☐ Decimal
- Data Radix: ☐ Symbolic, ☐ Binary, ☐ Octal, ☒ Decimal, ☐ Unsigned, ☐ Hexadecimal
- Line Wrap: ☐ Fit in Window, ☒ Words per Line: 1
- File Save: Filename: ut_in_out_lab/hdl/modelsim/dout.mem, Browse...

- 右键 > export data pattern
- 保存到文件

电路板数据采集

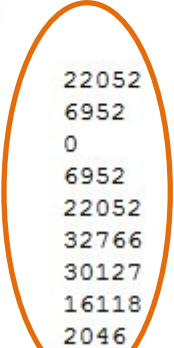
- Signal TAP 工具
- 分段采集，段长度为1
- 使用输出使能信号，高电平触发



电路板数据导出

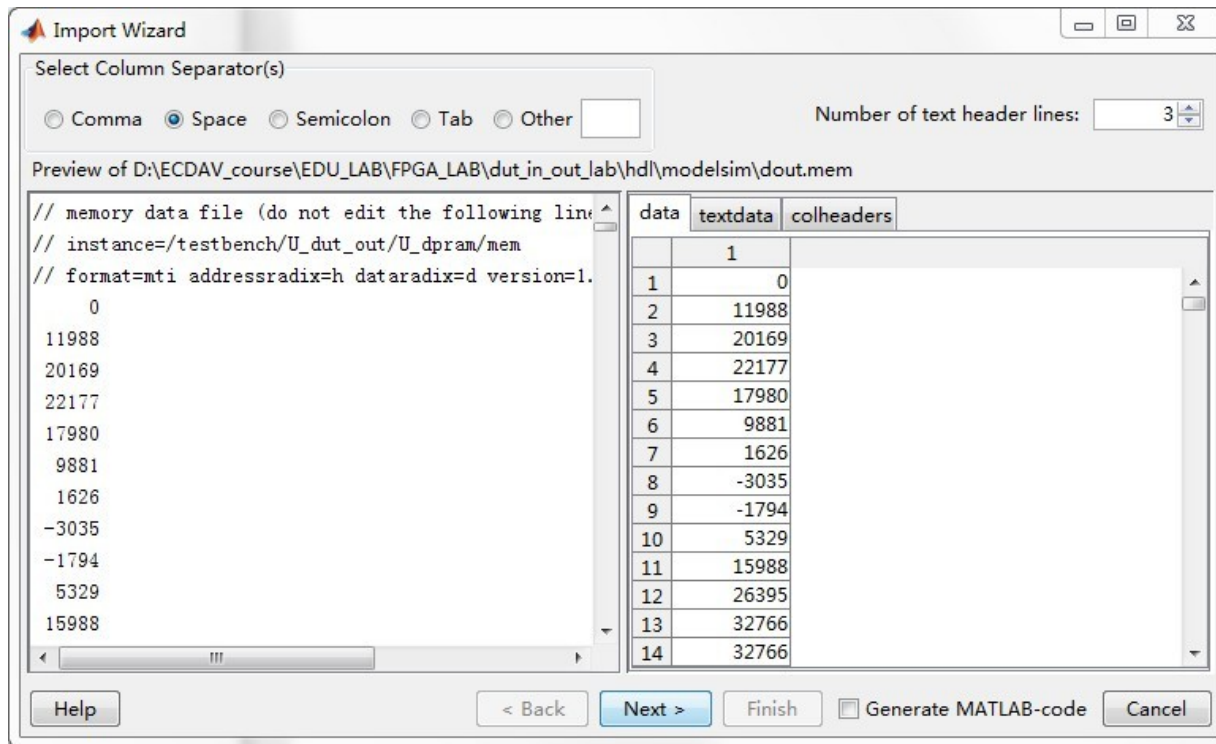
- Signal TAP
 - 右键 > Create Signal TAP II List File
 - 使用 带有 列操作 功能的文本编辑器
 - 去除无关的数据列和文件头
 - 保留有效的数据列

```
1 Signal Legend:
2
3 Key          Signal Name
4
5 0            = DOUT
6 1            = DOV
7 2            = SW[0]
8
9 Data Table:
10
11 Signals-> 0      1 2
12
13 segment/
14 sample
15
16 0/0          22052 1 0
17 1/0          6952  1 0
18 2/0          0     1 0
19 3/0          6952  1 0
20 4/0          22052 1 0
21 5/0          32766 1 0
22 6/0          30127 1 0
23 7/0          16118 1 0
24 8/0          2046  1 0
```



Matlab 数据导入

- Matlab > File > Import Data
- 选择 ModelSim 或 SignalTAP 生成的文件



数据分析

- 使用Matlab进行分析
- 例如，绘制时域、频域曲线

